

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 56-021441

(43)Date of publication of application : 27.02.1981

(51)Int.Cl.

H04J 3/16
H04B 9/00

(21)Application number : 54-098197

(71)Applicant : FUJITSU LTD

(22)Date of filing : 31.07.1979

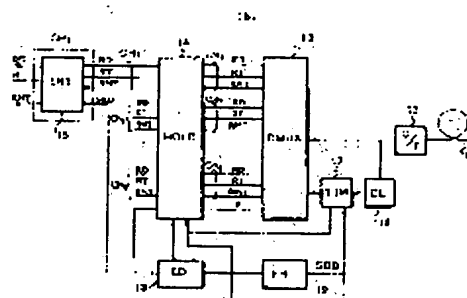
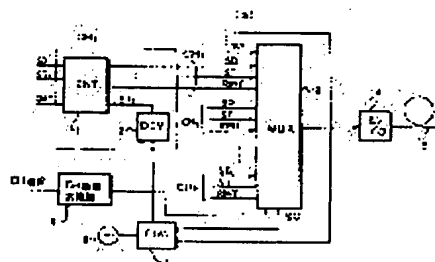
(72)Inventor : HONDA MASANORI

(54) DATA TRANSMISSION SYSTEM

(57)Abstract:

PURPOSE: To make it possible to change the number of channels according to input data speed to transmit data, by sampling parallel input signals of plural channels asynchronously by clocks of a fixed frequency and by multiplexing them.

CONSTITUTION: Transmission data SD, transmission clock ST, and remote signal RMT are applied to multiplexing part 3 in parallel and are subjected to parallel-series conversion in time division and are multiplexed and transmitted through optical fiber cable 5. Channel number selecting circuit 8 changes the sampling period of input signals in multiplexing part 3 according to the channel selecting signal. The light input signal is converted to an electric signal and is converted to parallel signals of receiving data RD, receiving clock RT, and remote signal RMT for every channel by multiplexing separating part 13. Clock detecting circuit 16 extracts the clock signal from series signals from photoelectric conversion part 12 and inputs it to timing part 17.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑨ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭56—21441

⑤ Int. Cl.³
H 04 J 3/16
H 04 B 9/00

識別記号

庁内整理番号
6628—5K
7929—5K

⑬ 公開 昭和56年(1981)2月27日

発明の数 1
審査請求 未請求

(全 5 頁)

⑭ データ伝送方式

川崎市中原区上小田中1015番地
富士通株式会社内

⑯ 特 願 昭54—98197

⑰ 出 願 人 富士通株式会社

⑱ 出 願 昭54(1979)7月31日

川崎市中原区上小田中1015番地

⑲ 発 明 者 本多正典

⑳ 代 理 人 弁理士 玉蟲久五郎 外 3 名

明 細 書

1. 発明の名称 データ伝送方式

2. 特許請求の範囲

複数チャンネルの並列入力信号を一定周波数のクロックで非同期でサンプリングして多重化する手段を送信側に、多重化された信号を該信号から抽出されたクロックによつて多重分離してそれぞれのチャンネルの信号を再生する手段を受信側にそれぞれ具え、データ入力速度によつて異なるチャンネル数の信号を送送することを特徴とするデータ伝送方式。

3. 発明の詳細な説明

本発明は任意の複数のチャンネル数の信号を送送することができる非同期サンプリング方式のデータ伝送方式に関するものである。

ペア線や同軸ケーブルを使用して信号を送送する場合の変復調装置(モデム)は、伝送路の帯域幅が限られていてかつ特有の伝送特性を有するため、多数のチャンネルを多重化して高速度の伝送を

行おうとする場合、複雑かつ高価な装置を必要とした。

これに対して光ファイバを伝送路として使用して、多重化された信号を送送する場合は、光ファイバが既存のペア線や同軸ケーブルに比べて伝送帯域幅が広くかつ平坦な特性を有するところから、その場合のモデムとしては、従来のモデムのよう複雑かつ高価な装置を必要とせず、しかも伝送系の伝送効率を上げることが可能である。

すなわち、従来のモデムは入力信号の速度に対応して装置が構成されていて、定められた速度以外の入力信号を扱うことができなかった。また定められた速度以外の入力信号を扱うことが可能な場合も、その信号は定められた速度の整数分の1の速度のものに限られ、任意の速度の信号を扱うことは全くなかった。

しかしながら、非同期サンプリング法によつて入力信号を十分高速でサンプリングして多重化する場合を考えると、このような方法によつた場合、任意の速度の入力信号を扱うことができることは

明らかである。このようにして多重化された信号は非常に高速かつ広帯域であるため、従来の電氣的伝送路を用いて伝送するには適しない。しかし光ファイバを伝送路として使用する場合は、その広帯域性と平坦な伝送特性とから、上述のごとき伝送方式を使用することが可能となる。

このような非同期サンプリング法を用いたデータ伝送方式は、単一チャンネルの場合に対しては、同一出願人によつて既に提案されている。

本発明の目的は、複数チャンネルに対して適用可能な、新規な非同期サンプリング方式のデータ伝送方式を提供することにある。

本発明の他の目的は、入力データ速度によつてチャンネル数を変えて伝送する非同期サンプリング方式のデータ伝送方式を提供することにある。

しかして、上述の目的を達成するため本発明のデータ伝送方式においては、複数チャンネルの並列入力信号を一定周波数のクロックで非同期でサンプリングして多重化する手段を送信側に、多重化された信号を該信号から抽出されたクロックに

(3)

号 ST_1 と、マスタクロック発振部 6 の信号からタイミング部 7 で作成されたクロック信号 ST_2 とが加えられ、方式上の要求に応じていずれか一方がインタフェース部 1 から送信クロック ST として多重化部 3 に加えられる。さらに保守用のリモート信号 RMT もインタフェース部 1 を経て多重化部 3 に加えられる。他のチャンネル $CH_2 \sim CH_9$ から同様にそれぞれ送信データ SD 、送信クロック ST 、リモート信号 RMT が並列に多重化部 3 に加えられる。

多重化部 3 では、これらの各入力信号を時分割で並列-直列変換し、フレームパルス FP を付加して多重化された信号を作成する。多重化された信号は電気-光変換部 4 で光信号に変換され、光ファイバケーブル 5 を経て送出される。

マスタクロック発振部 6 は一定周波数の基準クロック信号を発生する。タイミング部 7 は基準クロック信号を受けて各部の動作タイミングの基準となる各種のタイミング信号を作り出す。分周部 2 はタイミング部 7 からのタイミング信号を分周

(5)

によつて多重分離してそれぞれのチャンネルの信号を再生する手段を受信側にそれぞれ具え、データ入力速度によつて異なるチャンネル数の信号を送送することを特徴としている。

以下実施例について説明する。

才 1 図は、本発明のデータ伝送方式の一実施例の構成を示すブロック図である。同図において (a) は送信側の構成を示している。才 1 図 (a) において 1 はインタフェース部 (INT)、2 は分周部 (DIV)、3 は多重化部 (MUX)、4 は電気-光変換部 (E/O)、5 は光ファイバケーブル、6 はマスタクロック発振部、7 はタイミング部 (TIM)、8 はチャンネル (CH) 数選択回路である。才 1 図 (a) において 1 点鎖線で囲まれた部分は各チャンネルごとに、チャンネル数だけ具えられる。同図においては才 1 のチャンネル CH_1 に対応する部分のみが示されている。

才 1 図 (a) において、送信データ SD はインタフェース部 1 を経て多重化部 3 に加えられる。インタフェース部 1 には入力から与えられるクロック信

(4)

して、前述のクロック信号 ST_2 を作成し、インタフェース部 1 に入力する。タイミング部 7 から出力されるサンプリングクロック信号 SC は多重化部 3 に入力されて、並列信号のサンプリングに用いられる。またタイミング部 7 からフレームパルス FP が作られて多重化部 3 に入力される。フレームパルス FP は多重化部において直列信号に付加されて各フレームの開始を示す。

チャンネル数選択回路 8 は、送信すべきチャンネル数に対応して与えられるチャンネル (CH) 選択信号に応じて多重化部 3 を制御して、多重化部における入力信号のサンプリング周期を変化させる。このようにして外部的に定められる任意のチャンネル数の信号を多重化して送出することができ

才 1 図において (b) は受信部の構成を示している。同図において、11 は光ファイバケーブル、12 は光-電気変換部 (O/E)、13 は多重分離部 (DMUX)、14 はホールド回路 (HOLD)、15 はインタフェース部 (INT)、16 はクロック抽出回路 (CL)、17 はタ

(6)

イミング部(TIM)、18は誤り検出部(ED)、19はフレーム保持回路(FH)である。オ1図(b)において、1点鎖線で囲まれた部分は各チャンネルごとに、チャンネル数だけ具えられる。同図においては、オ1のチャンネルCH₁に対応する部分のみが示されている。

オ1図(b)において、多重化された光入力信号は光ファイバケーブル11を経て光-電気変換部12に加えられて電気信号に変換されたのち、多重分離部13に入力される。多重分離部13においては、各チャンネルごとに直列信号を受信データRD、受信クロックRT、リモート信号RMTの並列信号に変換し、ホールド回路14に入力する。ホールド回路14は各チャンネルごとの並列信号を保持し、各チャンネルごとにインタフェース部に入力する。オ1図(b)においてインタフェース部15はオ1のチャンネルCH₁の並列信号を受け取つて、これを外部回路へ出力する。

クロック検出回路16は、光-電気変換部12から出力された直列信号を受けて、これから送信側に

(7)

……、R_pのそれぞれ対応するビットからなり、データビットは送信データSDおよび受信データRDに、クロックビットは送信クロックSTおよび受信クロックRTに、リモートビットは送信および受信のリモート信号RMTにそれぞれ対応している。フレームビットF₁、F₂は各フレームの先頭に付加され、ビットF₁、F₂が交互に挿入されて受信側におけるフレームの認識を容易にしている。

本発明のデータ伝送方式における入力データ速度R(Kb/s)とチャンネル数との関係は、次のようにして求められる。再生出力におけるジッタ(波形ひずみ)が10%以下であるとするとき次式が成立する。

$$\frac{R}{F/x} \leq 0.1 \quad (1)$$

ここで、Fは多重化信号の速度、xは1フレームのビット数である。今、F=1.536(Mb/s)とすると、(1)式から次の関係が求められる。

$$R \cdot x \leq 153.6 \quad (2)$$

従つて、入力データ速度R=19.2 kb/sのときは、

(9)

におけるサンプリングクロックSCと同じクロック信号を抽出して、タイミング部17に入力する。タイミング部17はクロック信号によつて各部の動作タイミングの基準となるタイミング信号を作成する。

誤り検出部18はホールド回路14に入力された並列信号について各チャンネルごとに誤り検出を行い、誤りが検出されないときはそのデータをホールド回路に保持し、誤りが検出されたときは前のフレームのデータをそのまま保持させる。フレーム保持回路19はデータに誤りが発生しかつ多重分離部13でフレーム信号Fが抽出されなかつたとき、伝送品質検出信号SQDを発生して次のフレームのデータを保持させると同時にインタフェース部にその旨を表示する。

オ2図は、本発明のデータ伝送方式におけるフレーム構成の一例を示している。オ2図はオ1図に示された構成に対応し、9チャンネルからなる場合のフレーム構成が示されている。各チャンネルはデータビットD₁、D₂……、D₉、クロックビットC₁、C₂……、C₉、リモートビットR₁、R₂、

(8)

1フレームのビット数xはx≤8であるから、各チャンネルの構成を前述と同様として、2チャンネルの多重化が可能である。同様にして入力データ速度R=4.8 Kb/sのときは、1フレームのビット数xはx≤32であつて、価格やハードウェア規模等を考慮した場合8チャンネルの多重化が可能である。入力データ速度R=2.4 Kb/sのときは、さらに多数のチャンネルを多重化することができ、フレームタイミング抽出の容易さからフレームビットの最大長を27ビットとして9チャンネルの多重化が可能となる。ただしフレームビットを1フレームに対して2箇所以上挿入するか、またはマルチフレーム構成にする等の考慮を施せば、さらに多数のチャンネルを収容することも可能である。

このようにして、上述の場合、入力データ速度19.2 Kb/sをいし2.4 Kb/sの変化に対応して、チャンネル数を2チャンネルから9チャンネルに変化して多重化して伝送することができる。

以上説明したように本発明のデータ伝送方式に

(10)

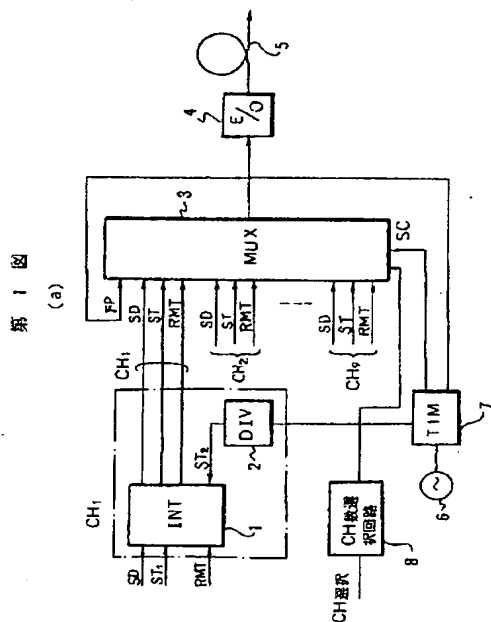
よれば、非同期サンプリング方式によつて複数チャンネルの入力データを伝送することができ、かつこの際入力データ速度によつてチャンネル数を変えて伝送することが可能であり、従つて伝送帯域が広く、かつ平坦な特性を有する光ファイバケーブルを用いて伝送する場合のデータ伝送方式として好適なものである。

4. 図面の簡単な説明

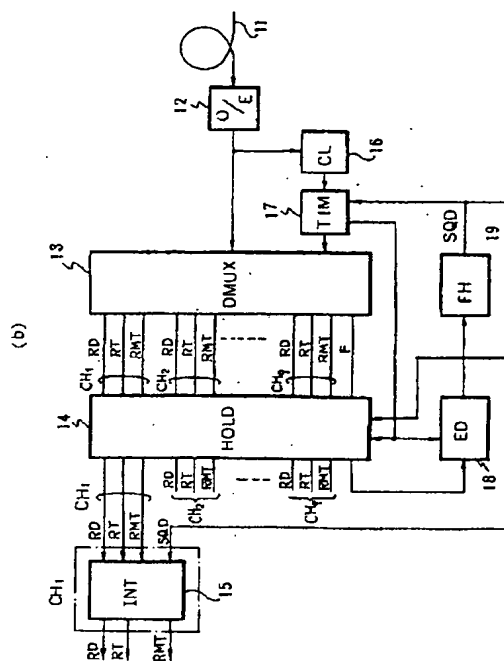
才1図は本発明のデータ伝送方式の一実施例の構成を示すブロック図、才2図は本発明のデータ伝送方式におけるフレーム構成の一例を示す図である。

1…インタフェース部 (INT)、2…分周部 (DIV)、3…多重化部 (MUX)、4…電気-光変換部 (E/O)、5…光ファイバケーブル、6…マスタクロック発振部、7…タイミング部 (TIM)、11…光ファイバケーブル、12…光-電気変換部 (O/E)、13…多重分離部 (DMUX)、14…ホールド回路 (HOLD)、15…インタフェース部 (INT)、16…クロック抽出回路 (CL)、17…タイミング部 (TIM)、18…誤り検

(11)



(12)



特開昭56-21441(4)
出部 (ED)、19…フレーム保持回路 (FH)。

特許出願人 富士通株式会社
代理人弁理士 玉 龜 久 五 郎
(外3名)

第 2 図

